

INFORMATION PROCESSOR

Patent Number: JP7210294
Publication date: 1995-08-11
Inventor(s): FUJITA SHIGERU
Applicant(s): CANON INC
Requested Patent: ☐ JP7210294
Application Number: JP19940007825 19940127
Priority Number(s):
IPC Classification: G06F3/03
EC Classification:
Equivalents:

Abstract

PURPOSE: To suppress the electromagnetic interference for an information processor with no increase of its cost by securing the electrical connection between the ground of a shielding plate placed on the rear of a coordinate detection means and the ground of this detector means.

CONSTITUTION: The connection is secured among the ground of liquid crystal display unit L3, the ground of a tablet sensor (coordinate detector) L4, an electromagnetic shielding plate L5, and the ground layer L11 of a main substrate respectively. In such a constitution, the ground surface drawn out up to the main substrate surface L7 from the layer L11 touches a casing mold L1 when this mold is fixed by a screw. In other words, the electromagnetic nozzle led from the main substrate is surrounded by the ground surfaces connected together in common. Thus the electromagnetic nozzle can be effectively cut. In such a way, the electromagnetic interference can be suppressed with no increase of cost for an information processor.

Data supplied from the esp@cenet database - I2

BEST AVAILABLE COPY

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-210294

(13)公開日 平成7年(1995)8月11日

(51)Int.Cl.
G 0 6 F 3/03

識別番号 庁内整理番号
3 1 0 C
N

F 1

技術表示箇所

審査請求 未請求 請求項の数 3 O L (全 4 頁)

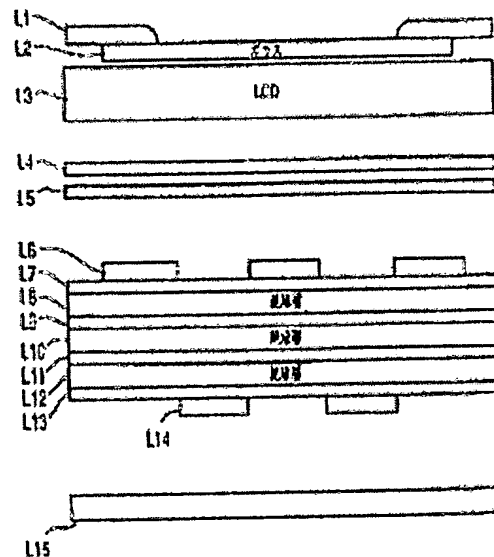
(21)出願番号 特願平6-7825
(22)出願日 平成6年(1994)1月27日

(71)出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(72)発明者 藤田 茂
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(74)代理人 弁理士 谷 義一 (外1名)

(54)【発明の名称】 情報処理装置

(57)【要約】

【目的】 コストを上げることなく電磁干渉を抑える。
【構成】 メイン基板を、座標検出手段の座標指示面と
反対面側の近接した位置に配置し、メイン基板のグラ
ンド層 L11 と座標検出手段のグラントを電氣的に接続
し、電磁シールド板 L15 を、座標検出手段の表 側に電磁
界を遮蔽するために配置し、電磁シールド板 L15 のグラ
ントと座標検出手段のグラントを電氣的に接続してあ
る。



【特許請求の範囲】

【請求項 1】 電磁界の変化を検出して座標指示位置を算出する座標検出手段に対して、電磁界を発生するか、あるいは、干渉させて電磁界を変化させ入力位置を指示する情報処理装置において、前記座標検出手段の座標指示面と反対面側の近接した位置に配置したメイン基板であって、該メイン基板のグラウンドと前記座標検出手段のグラウンドを電気的に接続したメイン基板と、前記座標検出手段の裏側に電磁界を遮蔽するために配置したシールド板であって、該シールド板のグラウンドと前記座標検出手段のグラウンドを電気的に接続したシールド板とを備えたことを特徴とする情報処理装置。

【請求項 2】 請求項 1において、前記メイン基板は2層以上であって、グラウンド層を有し、しかも、該グラウンド層と前記シールド板とに挟まれた前記メイン基板の表面に電磁波ノイズを強く発生する部品を集めたことを特徴とする情報処理装置。

【請求項 3】 請求項 2において、前記グラウンド層と前記シールド板とに挟まれた前記メイン基板の表面に電磁波ノイズを強く発生する配線パターンを集めたことを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電磁界の変化から位置座標を検出して入力処理を行う情報処理装置、例えば電子ペンを用いて入力作業を行うペン入力コンピュータのような情報処理装置に関するものである。

【0002】

【従来の技術】 電磁界の変化から位置座標を検出して入力処理を行うように構成されたペン入力コンピュータでは、演算処理を行う本体メイン基板から放射される不要電磁放射による干渉や、液晶ディスプレイを使用した場合のバックライトを点灯させるためのインバータが発振する電磁波によるノイズ干渉によって、正確な位置検出ができない場合があった。従来はこれらの電磁干渉を抑えるために、機器の筐体全体に導電メッキを施して本体基板からの不要電磁放射を抑え、また本体基板と座標位置検出装置との間に電磁波を遮断するシールドを入れる対策を行っていた。

【0003】

【発明が解決しようとする課題】 電磁界の変化から位置座標を検出する装置においては、電磁界の微小な変化を検出するために感度を高くしなければならないが、感度が高くなるとノイズの影響も受けやすくなってしまう。従って、本体基板からの不要電磁放射ノイズやインバータが発振する電磁ノイズを遮断するためには、本体基板と位置座標検出装置のセンサとの間にはシールド板が必要である。

【0004】 一方、ペンで入力作業を行うような情報処

理装置で携帯用途のものは小型軽量が便利である。機器が小型化されると機器のメイン基板面積も狭くなり、これに従って基板のグラウンド層も狭くなる。一般にデジタル情報処理装置では機器のグラウンドが大きく強いほうが不要放射もより強く抑えられる。小型携帯用情報処理装置は不要放射を抑える場合、前述のようにグラウンドが小さくなるため不利である。そこで、従来の小型携帯用情報処理装置では筐体に導電メッキを施し、これを筐体グラウンドとしてメイン基板のグラウンド層と接続し、グラウンドを強くして不要放射を抑えていた。

【0005】 しかし、導電メッキを施すと製品としては筐体の外側に塗装も施す必要があり、メッキと塗装のコストによって製品のコストが大幅に上昇してしまっていた。

【0006】 本発明の目的は、上記のような問題点を解決し、コストを上げることなく電磁干渉を抑えることができる情報処理装置を提供することにある。

【0007】

【課題を解決するための手段】

1) 本発明に係る情報処理装置は、電磁界の変化を検出して座標指示位置を算出する座標検出手段に対して、電磁界を発生するか、あるいは、干渉させて電磁界を変化させ入力位置を指示する情報処理装置において、前記座標検出手段の座標指示面と反対面側の近接した位置に配置したメイン基板であって、該メイン基板のグラウンドと前記座標検出手段のグラウンドを電気的に接続したメイン基板と、前記座標検出手段の裏側に電磁界を遮蔽するために配置したシールド板であって、該シールド板のグラウンドと前記座標検出手段のグラウンドを電気的に接続したシールド板とを備えたことを特徴とする。

【0008】 2) 上記 1) に記載の情報処理装置において、メイン基板は2層以上であって、グラウンド層を有し、しかも、グラウンド層とシールド板とに挟まれたメイン基板の表面に電磁波ノイズを強く発生する部品を集めたことを特徴とする。

【0009】 3) 上記 2) に記載の情報処理装置において、グラウンド層とシールド板とに挟まれたメイン基板の表面に電磁波ノイズを強く発生する配線パターンを集めたことを特徴とする。

【0010】

【作用】 本発明では、このように構成したので、電磁干渉を抑えることができる。

【0011】

【実施例】 以下、図面を参照して本発明の実施例を詳細に説明する。

【0012】 図1は本発明の一実施例に係るペン入力コンピュータ1の外観図である。図1に示すように、ペン入力座標面2と画像表示面3が同一面上にある構成となっている。使用者は画面上に表示される情報に対して電子ペン4によって入力を行う。

【0013】図2は図1に示すペン入力コンピュータ1の断面図である。図2において、L1は表面の筐体モールドである。L2は液晶表示画面保護用のガラスである。L3は液晶表示ユニットである。L4は機器上面から電子ペン4によって放射された電磁波を検出する座標検出装置(タブレット)のタブレットセンサである。L5はタブレットセンサL4を図の下側からの電磁波ノイズを遮断するための電磁シールド板である。

【0014】L6はメイン基板上に実装される部品群であり、本実施例では電磁ノイズを強く出す強電磁ノイズ放射部品、例えば、高周波クロックジェネレータなどをこの面上に集めてある。L7はメイン基板の表面層である。本実施例では、電磁ノイズを強く出す強電磁ノイズ放射パターン(配線)、例えば、高周波クロックジェネレータなどから引き出されたクロックラインをこの面上に集めてある。L8はメイン基板の層間を絶縁する絶縁層である。L9はメイン基板の電源層である。L10はメイン基板の層間を絶縁する絶縁層である。L11はメイン基板のグラウンド層である。ここではグラウンド層を電源層よりも下に配置した例を示したが、これら2つの層の位置を特に規定するものではない。L12はメイン基板の層間を絶縁する絶縁層である。L13はメイン基板の表面層である。本実施例では、電磁ノイズをあまり強く出さない弱電磁ノイズ放射パターン(配線)をこの面上に集めてある。L14はメイン基板上に実装される部品群であり、本実施例では電磁ノイズをあまり強く出さない弱電磁ノイズ放射部品をこの面上に集めてある。

【0015】L15は表面の筐体モールドである。

【0016】上述したように、電磁シールド板L5とメイン基板のグラウンド層L11とで、メイン基板の上の電磁ノイズ発生源となる部品L6と配線パターンL7を挟み込む。

【0017】また、図では示していないが、図2のような断面構造を保ったまま装置として組み込む際に、LCユニットL3のグラウンドとタブレットセンサL4のグラウンドと電磁シールド板L5、さらにメイン基板のグラウンド層L11とを接続してある。これは筐体モールドをビス止めする時にグラウンド層からメイン基板表面層まで引き出されたグラウンド面が接触するように構成する。す

なわち、メイン基板からの電磁ノイズを共通に接続したグラウンド面に取り囲むように構成することにより実現され、よって有効に電磁ノイズを遮断できる。

【0018】また、本体表面側は筐体モールドしかないのでグラウンド面が存在しないが、メイン基板の下側には弱電磁ノイズ放射部品と弱電磁ノイズ放射パターンしかないため放射される電磁ノイズは弱く機器全体から放射されるノイズもまた弱いものでしかない。

【0019】従って、機器全体から放射される電磁ノイズを抑えるための筐体モールドへのメッキは不要となる。また、これに付随して従来行っていたメッキの上からの塗装が不要となる。よって、メッキと塗装分のコストを下げることができる。

【0020】以上、述べたように構成することにより本発明の実施例である情報処理装置を実現できる。

【0021】

【発明の効果】以上説明したように、本発明によれば、上記のように構成したので、コストを上げることなく電磁干渉を抑えることができる。

【図面の簡単な説明】

【図1】本発明一実施例に係る装置の外観図である。

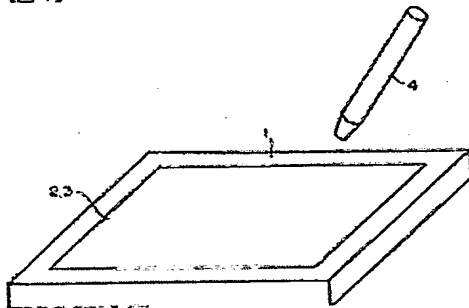
【図2】本発明一実施例に係る装置の断面図である。

【符号の説明】

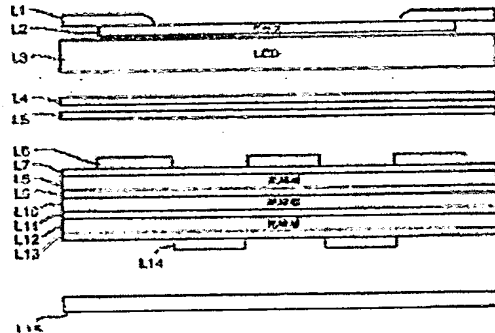
- L1 筐体モールド
- L2 液晶表示画面保護用のガラス
- L3 液晶表示ユニット
- L4 タブレットセンサ
- L5 電磁シールド板
- L6 部品群
- L7 表面層
- L8 絶縁層
- L9 電源層
- L10 絶縁層
- L11 グラウンド層
- L12 絶縁層
- L13 表面層
- L14 部品群
- L15 筐体モールド

BEST AVAILABLE COPY

(Fig 1)



(Fig 2)



BEST AVAILABLE COPY